

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-200162

(43)Date of publication of application : 31.07.1998

(51)Int.Cl.

H01L 33/00

(21)Application number : 09-014532

(71)Applicant : SANKEN ELECTRIC CO LTD

(22)Date of filing : 10.01.1997

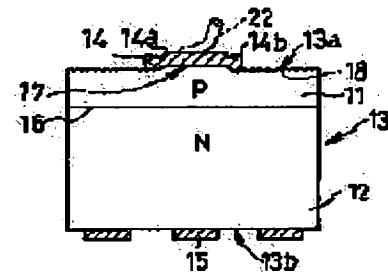
(72)Inventor : MARUO YASUHIRO

## (54) SEMICONDUCTOR LIGHT EMITTING ELEMENT

## (57)Abstract:

PROBLEM TO BE SOLVED: To obtain a semiconductor light emitting element in which high luminance can be attained through surface roughening while enhancing the reliability by arranging the peripheral part of a first electrode tightly on a rough surface region.

SOLUTION: Since a part of the upper surface 13a of a substrate 13 not covered by an electrode 14, i.e., a light take-out face, is a rough surface region 18, total reflection of a light emitted upward from a PN junction 16 is suppressed and the light can be taken out well to the outside of an element thus realizing high luminance. Since the anode electrode 14 is formed across a mirror surface region 17 and the rough surface region 18 and the peripheral part of the electrode 14 is coupled tightly with a part of the rough surface region 18, side etching can be confined, if any, within the peripheral part extremely close to the electrode 14. Since side etching can be prevented from spreading to the mirror surface region 17 side, the electrode 14 is bonded rigidly to the substrate 13 resulting in the enhancement of reliability of a light emitting element.



## LEGAL STATUS

[Date of request for examination] 10.01.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2959503

[Date of registration] 30.07.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-200162

(43)公開日 平成10年(1998) 7 月31日

(51)Int.Cl.<sup>8</sup>

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

E

審査請求 有 請求項の数1 F D (全 5 頁)

(21)出願番号 特願平9-14532

(22)出願日 平成9年(1997) 1 月10日

(71)出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72)発明者 丸尾 泰弘

埼玉県新座市北野三丁目6番3号 サンケ

ン電気株式会社内

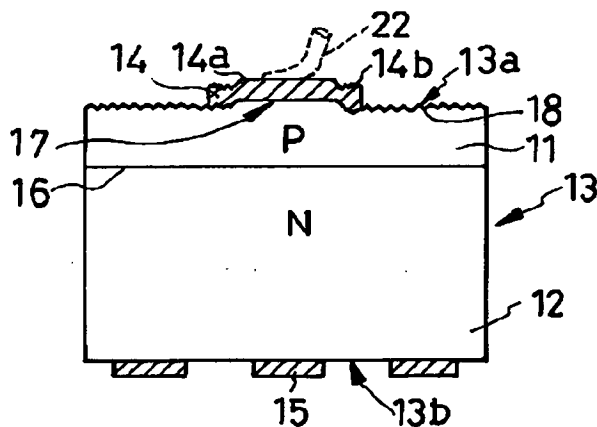
(74)代理人 弁理士 高野 則次

(54)【発明の名称】 半導体発光素子

(57)【要約】

【課題】 半導体発光素子の高輝度化を達成すると共に信頼性を向上させることは困難であった。

【解決手段】 半導体発光素子の半導体基体13の上面に全反射を抑制するための粗面領域18を設けて高輝度化を図る。電極14を鏡面領域17に形成するのみでなく、粗面領域18の一部にも形成する。電極14の周辺を粗面領域18に密着させ、半導体基体13の電極14の下部領域のエッチングを抑制する。



## 【特許請求の範囲】

【請求項1】 第1の導電形の第1の半導体領域と前記第1の導電形と反対の第2の導電形の第2の半導体領域とがPN接合を形成するように配置された半導体基体と、

前記半導体基体の一方の主面の一部において前記第1の半導体領域に接続された第1の電極と、

前記半導体基体の他方の主面において前記第2の半導体領域に接続された第2の電極とを備え、前記一方の主面側に光を取り出すように構成された半導体発光素子において、

前記一方の主面は鏡面領域と粗面領域とを備えており、前記鏡面領域は前記一方の主面の中央部分を含む領域に配置され、

前記粗面領域は前記鏡面領域を包囲するように配置され且つ前記半導体基体の内部側から前記一方の主面に入射した光の全反射の割合を低減するように形成され、

前記第1の電極は前記鏡面領域と前記粗面領域の一部分とに接続され、

前記第1の電極の外縁は前記鏡面領域の外縁と前記粗面領域の外縁との間に配置され、

前記第1の電極の前記鏡面領域の上方の平坦部分がワイヤの接続部分になっていることを特徴とする半導体発光素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、高輝度化と信頼性向上とを図ることができる半導体発光素子に関する。

## 【0002】

【従来の技術】 図1に示す従来の半導体発光素子即ち発光ダイオードは、P形半導体領域1とN形半導体領域2とから成る例えばAlGaAs半導体基体3と、アノード電極4と、カソード電極5とを備えている。P形半導体領域1とN形半導体領域2との界面のPN接合6は半導体基体3の一方及び他方の主面に平行に延びている。アノード電極4は半導体基体3の一方の主面（上面）の中央部分に配置され、P形半導体領域1に接続されている。カソード電極5は格子状又は点在するように形成され、半導体基体3の他方の主面（下面）即ちN形半導体領域2に接続されている。カソード電極5を格子状又は点在するように形成するとPN接合6から放射されて下面に向う光をカソード電極5が設けられていない部分において上面方向に効率良く反射させることが可能になる。図1の半導体発光素子の光取り出し方向は上方であり、PN接合6から上方に放射された光は、半導体基体3の上面のアノード電極4が形成されていない領域から取り出される。図1の半導体発光素子においては半導体基体3の上面の光取り出し領域が粗面（微小凹凸面）7になっている。この粗面7はPN接合6から放射された光に対する全反射の確率を減少させ、光を外部に良好

に取り出して高輝度化を図るために設けられている。この粗面7を形成する時には、半導体基体3の上面のほぼ中央に選択的にアノード電極4を形成し、その後に半導体基体3の上面にエッチングを施して粗面化する。

## 【0003】

【発明が解決しようとする課題】 ところで、図1の半導体素子を上述の様に形成した場合、粗面7を形成するためのエッチングの際に、このエッチングがアノード電極4の周辺下部にまで進行するいわゆるサイドエッチングが生じることがある。この様なサイドエッチングが生じると、アノード電極4上にワイヤボンディングする際のストレス等によって電極4の下部の半導体領域1にクラックが生じる虞れがある。また、ワイヤがサイドエッチングの生じている電極4の周部にボンディングされた場合には、ボンディング時の押圧力が十分に印加されないためボンディング不良が生じることがあった。なお、電極4の周辺の下部のサイドエッチング即ち側方又は横方向エッチングされた領域を電極4の上面の状態から識別することは実際上困難であり、電極4の周辺にワイヤボンディングされる可能性があった。

【0004】 そこで、本発明の目的は、粗面化による高輝度化が可能であると共に信頼性を向上させることができる半導体発光素子を提供することにある。

## 【0005】

【課題を解決するための手段】 上記課題を解決し、上記目的を達成するための本発明は、第1の導電形の第1の半導体領域と前記第1の導電形と反対の第2の導電形の第2の半導体領域とがPN接合を形成するように配置された半導体基体と、前記半導体基体の一方の主面の一部において前記第1の半導体領域に接続された第1の電極と、前記半導体基体の他方の主面において前記第2の半導体領域に接続された第2の電極とを備え、前記一方の主面側に光を取り出すように構成された半導体発光素子において、前記一方の主面は鏡面領域と粗面領域とを備えており、前記鏡面領域は前記一方の主面の中央部分を含む領域に配置され、前記粗面領域は前記鏡面領域を包囲するように配置され且つ前記半導体基体の内部側から前記一方の主面に入射した光の全反射の割合を低減するように形成され、前記第1の電極は前記鏡面領域と前記粗面領域の一部分とに接続され、前記第1の電極の外縁は前記鏡面領域の外縁と前記粗面領域の外縁との間に配置され、前記第1の電極の前記鏡面領域の上方の平坦部分がワイヤの接続部分になっていることを特徴とする半導体発光素子に係わるものである。

## 【0006】

【発明の作用及び効果】 本発明においては、第1の電極の周辺部が粗面領域の上に配置され、ここに密接している。従って、第1の電極の周辺部の下がサイドエッチングされ難く、第1の電極の第1の半導体領域に対する接続の信頼性が向上する。また、第1の電極の鏡面領域の

上方の平坦部分が接続部分となっているので、信頼性の高いワイヤの接続を達成することができる。

#### 【0007】

【実施例】次に、図2～図6を参照して本発明の実施例に係わる半導体発光素子（発光ダイオード）及びその製造方法を説明する。図2の発光素子は、第1の半導体領域としてのP形半導体領域11と、第2の半導体領域としてのN形半導体領域12とから成る例えばAlGaAs又はGaAs半導体基体13を有している。半導体基体13の上面（一方の主面）13a即ちP形半導体領域11の上面の中央に第1の電極としてのアノード電極14が形成され、半導体基体13の下面（他方の主面）13b即ちN形半導体領域12の下面に第2の電極としてのカソード電極15が格子状又は点在するように形成されている。カソード電極15は導電性接着剤によって外部の配線導体に接続される。この導電性接着剤は半導体基体13の下面のカソード電極15が設けられていない部分にも付着し、下に向う光を上へ反射させるために寄与する。P形半導体領域11とN形半導体領域12との間のPN接合16は半導体基体13の上面13a及び下

面13bに対して平行に形成されているので、この端は基体13の側面に露出している。

【0008】図2の発光素子のP形半導体領域11の上面には鏡面領域17と粗面領域18とが形成されている。鏡面領域17は図3に示すようにP形半導体領域11の上面のほぼ中央に形成されており、点線で示すアノード電極14に対応してほぼ円形の平面形状を有する。また、鏡面領域17はアノード電極14の内側に配置されており、その幅（径）はアノード電極14の幅（径）よりも小さい。粗面領域18はPN接合16から上方に向う光の全反射を抑制して光を外部に良好に取り出すための微小な凹凸面であり、平面的に見て鏡面領域17の外周を包囲するように環状に形成されている。

【0009】アノード電極14は、平面的に見て鏡面領域17の全部とこれに隣接する粗面領域18の内側部分に形成されている。従って、鏡面領域17の外縁はアノード電極14の外縁よりも内側に位置し、アノード電極14の外縁は鏡面領域17の外縁と粗面領域18の外縁即ち基体13の外縁との間に位置する。粗面領域18は後述のように基体13の上面13aにエッチングを施して形成するので、粗面領域18は鏡面領域17とは同一平面上に位置せずに鏡面領域17よりも基体13の他方の主面13b側に偏位している。この結果、アノード電極14の粗面領域18の上方に対向する部分が鏡面領域17の上方に対向する部分よりも基体13の他方の主面13b側に偏位している。また、電極14の上面は鏡面領域17の上方では鏡面になっているが、粗面領域18の上方では粗面化している。

【0010】図2及び図3に示す半導体基体13を形成する時には、図4に示すように複数の発光素子を得るこ

とができるP形半導体領域11とN形半導体領域12とを有する半導体ウエハ19を用意する。次に、ウエハ19の上面全体にレジスト膜を形成した後に選択的にエッチングし、各発光素子の粗面領域18を得る部分に対応した開口20を有するマスク21を図4に示すように形成する。なお、マスク21は鏡面領域17となる部分を被覆している。

【0011】次に、このマスク21の開口20から露出しているウエハ19の上面にエッチングを施して、図5に示すように粗面領域18を形成する。次に、マスク21を除去する。マスク21によって被覆されていた領域はエッチングされないので、粗面領域18よりは凹凸の小さい領域即ち鏡面領域17である。この結果、ウエハ19の上面において、複数の鏡面領域17が島状に点在し、この鏡面領域17が粗面領域18によって包囲されている。

【0012】次に、ウエハ19の上面全体にAu（金）を真空蒸着し、しかる後に、このAu蒸着膜の鏡面領域17の上面とその周辺近傍の粗面領域18の上面を被覆する部分のみを残存させるようにエッチングを施し、図6に示すようにアノード電極14を形成する。

【0013】次に、ウエハ19の他方の主面に同様にAu膜の蒸着とエッチングを施して裏面電極であるカソード電極15を形成する。なお、このカソード電極15は、アノード電極14の形成前に設けてもよい。

【0014】次に、図6に示すウエハ19を周知のダイシングによって分割し、個別の発光素子を得る。最後に、このダイシング時の基体13のダメージを除去するため、基体13の側面をエッチングする。この際、アノード電極14の外周の下方にサイドエッチングが生じることがあるが、アノード電極14の周辺が粗面領域18に密着しているため、サイドエッチング量は少ない。

【0015】図2の発光素子のカソード電極15には外部配線導体がろう付けされ、アノード電極14の中央の平坦部分14aには点線で示すようにワイヤ22がボンディングされる。

【0016】本実施例によれば、以下の効果が得られる。

（イ） 基体13の上面13aの電極14によって被覆されていない部分即ち光取り出し面が粗面領域18となっている。従って、PN接合16から上方に向う光の全反射を抑制してこの光を素子の外部に良好に取り出すことができ、結果として、高輝度化が実現される。

（ロ） アノード電極14が鏡面領域17と粗面領域18にまたがって形成されており、電極14の周辺部が粗面領域18の一部に密接に結合しているため、サイドエッチングが生じてこれを電極14の極く周辺部分に留めることができ、鏡面領域17側にまでサイドエッチングが進行することを防止できる。従って、基体13と電極14とが強固に密着し、発光素子の信頼性が向上す

る。

(ハ) 電極 14 の鏡面領域 17 の上方の平坦部分 14a と粗面領域 18 の上方の粗面部分 14b とを光学的に区別してパターン認識することができるので、自動ワイヤボンディング装置によって平坦部分 14a を正確に識別し、ワイヤ 22 を良好にボンディングすることができ、且つ半導体領域 11 にクラックを発生させない。なお、図 1 の従来の発光素子において、電極 4 の周辺下部がエッチングされても電極 4 の上面側から光学的に認識することは不可能であった。また、電極 4 を形成する前に基体 3 の上面全体を粗面化し、この粗面化した上に電極 4 を設けることも考えられるが、この場合にも電極 4 の上面全体が同一状態となり、電極 4 の上面から電極 4 の周辺下部のエッチング領域を認識することは不可能であった。このように電極 4 の正常部分を認識できないままワイヤボンディングすると、電極 4 の周辺領域（エッチングによる異常部分）が自動ワイヤボンディング装置の周知のキャピラリーによって押圧され、半導体領域 11 にクラックが発生するおそれがある。これに対して、本実施例によれば既に説明したようにボンディング不良及びクラックを防ぐことができる。

【0017】

【変形例】本発明は上述の実施例に限定されるものでなく、例えば次の変形が可能なものである。

(1) 電極 4、5 とのオーミック接触を良好にするた

めに P 形半導体領域 11 及び N 形半導体領域 12 よりも不純物濃度の高い P 形及び N 形半導体領域を上面側及び下面側に設けることができる。

(2) 半導体基体 13 の側面を傾斜側面即ちメサ形状にすることができる。

(3) 電極 14 を比較的厚く形成し、この上面全体が実質的に平坦となるようにし、粗面部分 14b が実質的に生じないようにすることもできる。

【図面の簡単な説明】

【図 1】従来の半導体発光素子を示す断面図である。

【図 2】本発明の実施例に係わる半導体発光素子を示す断面図である。

【図 3】図 2 の半導体基体の平面図である。

【図 4】図 2 の発光素子を製造するために半導体ウエハにマスクを設けたものを示す断面図である。

【図 5】図 4 のウエハに粗面領域を設けたものを示す断面図である。

【図 6】図 5 のウエハに電極を設けたものを示す断面図である。

【符号の説明】

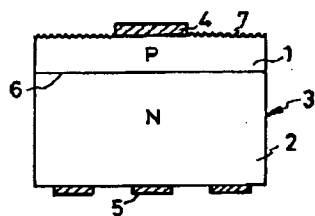
13 半導体基体

14 電極

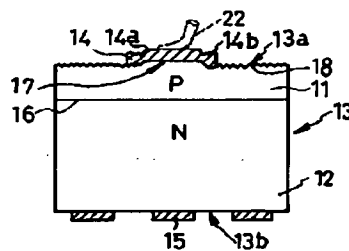
17 鏡面領域

18 粗面領域

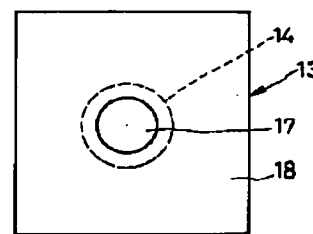
【図 1】



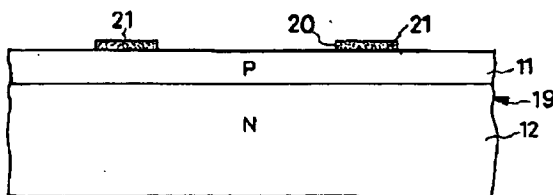
【図 2】



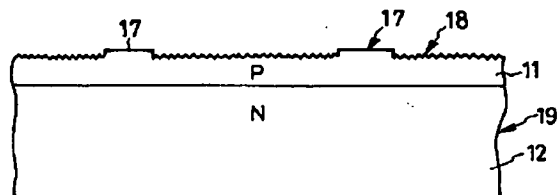
【図 3】



【図 4】



【図 5】



(5)

特開平10-200162

【図6】

